

## Representation of the Wavelet Transform 2D using A 5/3 Filter on the Field Programmable Gate Array

Maha Abdul Rahman Hasso

Sahla Abdul Ali

sahlah80@gmail.com

College of Computer Science and Mathematics  
University of Mosul, Mosul, Iraq

Received on: 16/10/2012

Accepted on: 30/01/2013

### ABSTRACT

Recently the Wavelet Transform has gained a lot of popularity in the field of signal and image processing, this is due to its capability of providing both time and frequency information simultaneously. In this paper, focus on used Discrete Wavelet Transform 2-dimension (2D- DWT) based on conventional approach, convolution, to image processing and implementation by using FPGA (*Field Programmable Gate Array*) ,due to many researches were implemented on this Hardware in recent years ,using VHDL.

In this paper, has been proposed two VHDL architectures to implementation the conventional of the *Daubechies 5/3-tap biorthogonal filter bank*, a simple – straightforward one and an optimized one, substituting the multipliers used for scaling with shift – add operations. The architecture of optimized approaches were designed and implemented on FPGA, type of Xilinx XC3S500E Spartan-3E.

**Keywords:** Discrete Wavelet Transform 2D, convention, *Field Programmingable Gate Array*.

تمثيل تحويل الموجة الثنائي الأبعاد باستخدام مرشح 5/3 على مصفوفة رقاقة البرمجة الحقلية

سهلة عبد علي

مهي عبد الرحمن حسو

كلية علوم الحاسوب والرياضيات

جامعة الموصل، الموصل، العراق

تاريخ قبول البحث: 2013/01/30

تاريخ استلام البحث: 2012/10/16

### المخلص

كسبت تحويلات الموجة (DWT) مؤخرًا الكثير من الشعبية في حقل الإشارة ومعالجة الصورة، وهذا بسبب قابليتها على تزويد معلومات التردد والوقت بشكل آني. في هذا البحث تم التركيز على استخدام تحويلات الموجة ذات البعدين (2D- DWT) باعتماد الطريقة التقليدية، الالتفاف الرياضي (convolution)، لمعالجة الصورة وتطبيقه باستخدام جهاز *Field Programmable Gate Array (FPGA)*، إذ أن الكثير من البحوث تم تطبيقها على هذه الأجهزة المادية وبشكل ملحوظ في السنوات الأخيرة للاستفادة من محاسنها، باستخدام لغة وصف الكيان المادي VHDL.

تم في هذا البحث اقتراح معماريتين لـ VHDL لتطبيق الالتفاف الرياضي للمرشح -3/5 Daubechies *tap biorthogonal filter bank* واحدة بسيطة والثانية تحسين للمعمارية السابقة، باستبدال الضارب بعمليات الإزاحة والجمع (shift-add). معمارية التحسين المقترحة تم تصميمها وتطبيقها على جهاز FPGA من نوع Xilinx XC3S500E Spartan-3E.

**الكلمات المفتاحية:** تحويل الموجة الثنائي الأبعاد المنفصلة، الالتفاف الرياضي، مصفوفة رقاقة البرمجة الحقلية.

## 1. المقدمة:

تحويلات الموجة المنفصلة (DWT) Discrete Wavelet Transform للإشارة هي بديل عن تمثيل الوقت-التردد الموجود مثل تحويل فورير المتقطع وتحويل الجيب تمام، ولقد أصبح شائعاً في العديد من تطبيقات معالجة الإشارة [1]. وأخذت تحويلات الموجة حيزاً واسعاً باهتمام الكثير من الباحثين وذلك لملاءمتها لكثير من الظواهر ولمختلف المجالات منها معالجة الإشارة والصورة، كبس الصورة، تحليل البيانات ممتاز، بصمات الأصابع الرقمية، تحسين الصورة، تقليل الضوضاء عن الإشارات وإزالتها، وتحليل إشارات الزلازل، الخ [2]. إذ ظهرت المعلومات والتحديدات داخل الصور في الترددات العالية بينما توجد المعلومات ذات الخاصية البعيدة عن تحديدات الحافات (smoothing) في الترددات الواطئة للصورة.

لمعالجة الأوساط المتعددة، تم اعتماد تحويل الموجة لكبس الصورة بسبب أدائها الأفضل من تحويل جيب تمام المنفصل التقليدي لكبس الصورة، خصوصاً لتطبيقات نسبة البت المنخفضة. لذا الكثير من أجهزة التشفير (encoder) الشهيرة تم اقتراحها لكبس الصور بفعالية أو معالجة الإطارات عبر تحويل الموجة، إضافة إلى ذلك، هذا التحويل مستخدم في معيار JPEG 2000، معيار جديد لكبس الصورة، واعتماد مرشحي الموجة 9/7 و5/3 بوصفها مرشحات افتراضية للكبس بفقدان ودون فقدان على التوالي. إن تحويل الموجة يطبق أما باعتماد هيكلية الالتفاف الرياضي (convolution) أو استجابة النبضة المنتهية (FIR)، وتتطلب هذا التطبيقات عدداً كبيراً من العمليات الحسابية ومساحة خزن، أو اعتماد هيكلية مخطط الرفع (lifting scheme) للموجة والذي اقترح من قبل Swelden. تم اقتراح العديد من المعماريات لتحويل الموجة في السنوات السابقة [3]، ففي المعمارية المقترحة في [4] دمجت التحويل بفقدان ودون فقدان، وفي [5] المعمارية المقترحة خفضت بشكل ملحوظ عدد الضوارب (multiplier)، الجوامع (adder) والسجلات إضافة إلى كمية الوصول للذاكرة الخارجية وأدت إلى تقليل كلفة الجهاز واستهلاك القدرة بشكل كفوء في التصميم.

كما أن تحويل الموجة معروف على نحو واسع بامتلاكه ميزات ممتازة لفك الترابط (decorrelation)، وهو يعرض أداء ممتاز للكبس بفقدان ودون فقدان. فإذا أردنا الحصول على أداء كبس صورة ممتاز سيتم الاعتماد على هذا التحويل لتحقيقه شرط إعادة بناء مثالي (perfect reconstruction PR)، لذا هذا التحويل مستخدم في معيار JPEG 2000 [6].

بسبب تزايد عدد التطبيقات في مناطق مختلفة، أصبح من الضروري استخدام التطبيق المادي لتحويل الموجة المنفصل لكفاءتها. في أي تصميم كفوء يجب أن يؤخذ في الحسبان عدد من السمات مثل المنطق، استهلاك كهربائي، طاقة إنتاجية، الخ. تقنيات مثل الـ pipelining, distributed arithmetic تساعد في تحقيق هذه الطلبات. في الكثير من تطبيقات الصوت، الصورة، الفيديو، التسجيل الصوتي، أكثر المشاكل هي خزن الذاكرة ونقل البيانات، لذا عند التصميم يجب أن تؤخذ هذه العوامل بنظر الاعتبار [7]. في هذا البحث تمت برمجة

تحويلات الموجة المنفصلة ذات بعدين (2D-DWT) باستخدام ماتلاب وكذلك باستخدام لغة وصف الكيان المادي VHDL لإمكانية تطبيق الـ 2D-DWT مادياً على رقاقة الـ FPGA. FPGA يمتلك خصائص دوائر التطبيق المتكاملة ASICs (application specific integrated circuits) مع محاسن إمكانية إعادة التهيئة، إذ يحتوي على مصفوفة من الخلايا المنطقية وقنوات توجيهه تدعى روابط (interconnects) التي يمكن برمجتها لكي تلائم تطبيق معين. في الوقت الحاضر، اعتمد الـ FPGA وتوسع بشكل سريع في أسواق الـ ASIC وذلك نظراً لزيادة الطلب لاستخدامه في الكثير من تطبيقات DSP. إن تطبيق FPGA صعب واستخدامه يمكن أن يكون تحدياً للقابليات الحسابية الغير جيدة عند مقارنته مع معالجات DSP ذات الغرض العام. على أية حال، الفائدة الأكثر أهمية لاستخدام الـ FPGA هو قابلية إعادة برمجتها، إذ يمكن انجاز أية تحديثات وإضافتها بسهولة على عكس ما موجود في حالة الـ ASICs التقليدية.

## 2. تحويل الموجة The Wavelet Transform

تحويل الموجة المنفصل ذات البعد الواحد (1-D DWT) يحلل ويشكل تكراري الإشارة المدخلة،  $S_0(n)$ ، إلى معاملي التقريب والتفصيل. لنفرض أن  $W_0(n)$  و  $S_i(n)$  يمثلان التقريب والتفصيل، على التوالي، للإشارة عند مستوى التحليل  $i$ . معاملي التقريب للإشارة عند المستوى  $i+1$  يحسب باستخدام المعادلة الآتية:

$$S_{i+1}(n) = \sum_{k=0}^{L-1} h(k) S_i(2n - k), \quad \dots (1)$$

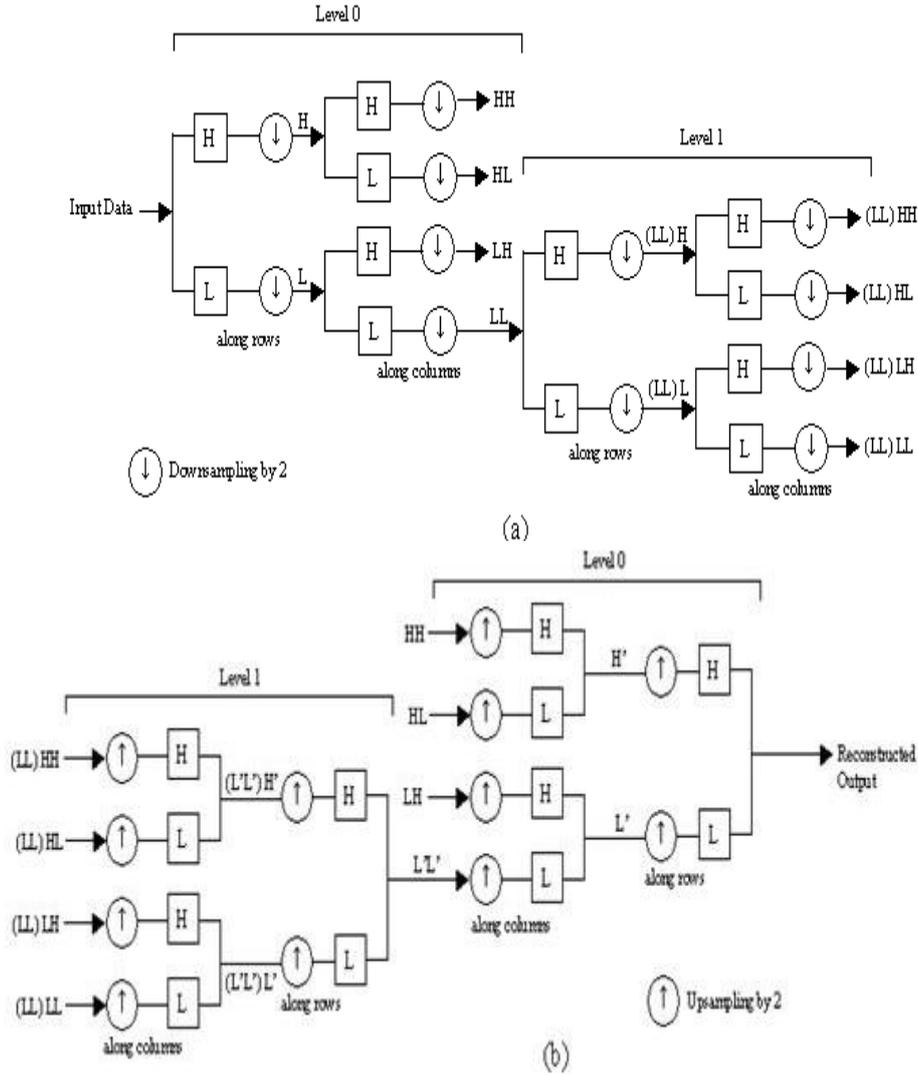
ومعاملي التفصيل للإشارة عند المستوى  $i+1$  يحسب باستخدام المعادلة الآتية:

$$W_{i+1}(n) = \sum_{k=0}^{L-1} g(k) S_i(2n - k). \quad \dots (2)$$

إن المعادلات (1) و (2) تصف العمليات الحسابية لتحويل الموجة (DWT) المنفصل. هذه التقنية (العمليات الحسابية) لحساب DWT في أغلب الأحيان يطلق عليها باسم خوارزمية الهرم pyramid algorithm أو خوارزمية Mallat's. الإشارة المدخلة يمكن إعادة تركيبها (استرجاعها) من معاملات الموجة نفسها باستخدام معادلة معكوس تحويل الموجة المنفصل (IDWT):

$$S_{i-1}(n) = \sum_k \{S_i(k)h'(n - 2k) + W_i(k)g'(n - 2k)\}. \quad \dots (3)$$

إن تحويل الموجة ذات بعدين (2D DWT and IDWT) يمكن تطبيقه باستخدام معمارية المرشح وهي كما موضحة في الشكل 1 (a) و (b). في الشكل 1 (a) سنحصل على أربعة أقسام لتحليل الـ 2-D DWT من جراء تطبيق تحليل تحويل الموجة ذات البعد الواحد (1-D DWT) مرتين وبصورة مستقلة عمودياً وأفقياً على الصورة. وبالطريقة نفسها بالنسبة لـ 2-D IDWT لإعادة تركيب الصورة واسترجاعها عن طريق تطبيق الـ 1-D IDWT بصورة عمودية وأخرى أفقية. لأجل التطبيق سنفرض أن: (i) حجم الصورة هو  $N \times N$ ، (ii) وعدد مستويات التحليل للصورة هو  $J$  و (iii) مرشحات الإمرار الواطئ والعالي هي مرشحات متماثلة ذات حجم  $K1$  و  $K2$  على التوالي.



الشكل (1). هيكل المرشح عند  $2=J$  2-D DWT(a) 2-D IDWT (b)

في معمارية مرشح الـ 2-D DWT، إخراجات مرشحي الإمرار الواطئ والعالي بعد  $(a+1)$  مرحلة حسابية على طول الصف ترمز بـ  $L$  و  $H$  و  $(LL)^a$  و حجمها هو مصفوفة ذات أبعاد  $(N/2^a \times N/2^{a+1})$ ،  $0 \leq a < J$ . الـ  $LH$  و  $L$  و  $(LL)^a$  هي إخراجات مرشحي الإمرار العالي والواطئ بعد مراحل من الحسابات على طول الأعمدة لـ  $L$  و  $(LL)^a$ ، بينما الـ  $HH$  و  $LH$  و  $(LL)^a$  هي عبارة عن إخراجات مرشحي التمرير العالي والواطئ بعد مراحل من الحسابات على طول الأعمدة لـ  $H$  و  $(LL)^a$ .

حجم الـ  $LL$ ،  $LH$ ،  $HL$ ،  $HH$  و  $(LL)^a$  هي عبارة عن مصفوفات ذات أبعاد  $(N/2^{a+1} \times N/2^{a+1})$ ،  $0 \leq a < J-1$ . في المعمارية الموضحة في الشكل (1) (b)، حسابات العمود تستخدم لاسترجاع  $L'$  من  $(L'L')^a L'H'$  و  $(L'L')^a LL'$ ، وبنفس الطريقة نستخدم حسابات الأعمدة لاسترجاع  $H'$  من  $(L'L')^a H'H'$  و  $(L'L')^a H'L'$ . حجم  $L'$  و  $(L'L')^a H'$  هي مصفوفة بحجم  $(N/2^a \times N/2^{a+1})$ ،  $0 \leq a < J$ . حسابات الصفوف تستخدم لاسترجاع  $L'$  من  $(L'L')^a L'$  و  $H'$  من  $(L'L')^a H'$ . حجم  $(L'L')^a$  الناتجة سيكون  $(N/2^a \times N/2^a)$ ،  $0 \leq a < J$  [1].

إن العدد الكلي لحسابات مرشحات التحليل لصورة ذات حجم  $N \times N$  بعد المستوى  $m$  لل 2-D DWT يمكن حسابه من المعادلة التالية:

$$N^2 + \left(\frac{1}{4}\right)N^2 + \left(\frac{1}{4}\right)^2 N^2 + \dots + \left(\frac{1}{4}\right)^{m-1} N^2 = \frac{4}{3} \left(1 - 4^{-m}\right) N^2 \quad \dots (4)$$

طبقاً للمعادلة السابقة (4) سيكون الحد الأعلى لعدد حسابات مرشحي الإمرار الواطئ والعالي هو  $4/3$  [8].

### 3. مرشحات الالتفاف الرياضي Convolution Filters

تم استخدام الطريقة التقليدية لحساب تحويلات الموجة وهي طريقة الالتفاف الرياضي باستخدام 5/3-tap biorthogonal filter، واحد لحساب معاملات الإمرار الواطئ والآخر لحساب معاملات الإمرار العالي. فيما يلي معاملات المرشحين:

#### Forward filters

$$\begin{aligned} Y_{2n} &= cl0 * X_{2n} + \\ &cl1 * (X_{2n-1} + X_{2n+1}) + \\ &cl2 * (X_{2n-2} + X_{2n+2}) \\ Y_{2n+1} &= ch0 * X_{2n+1} + \\ &ch1 * (X_{2n} + X_{2n+2}) \\ cl0 &= 0.75 & ch0 &= 1 \\ cl1 &= 0.25 & ch1 &= -0.5 \\ cl2 &= -0.125 \end{aligned}$$

#### Inverse filters

$$\begin{aligned} X_{2n} &= cl0 * Y_{2n} + \\ &cl1 * (Y_{2n-1} + Y_{2n+1}) \\ X_{2n+1} &= ch0 * Y_{2n+1} + \\ &ch1 * (Y_{2n} + Y_{2n+2}) + \\ &ch2 * (Y_{2n-1} + Y_{2n+3}) \\ cl0 &= 1 & ch0 &= 0.75 \\ cl1 &= 0.5 & ch1 &= -0.25 \\ & & ch2 &= -0.125 \end{aligned}$$

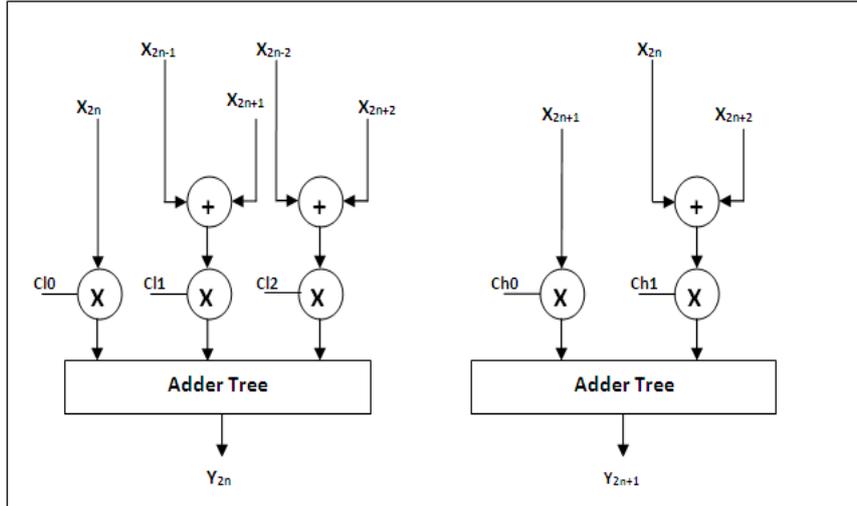
إن تصميم الالتفاف الرياضي باستخدام لغة وصف الكيان المادي (VHDL) مسألة صعبة جداً وذلك بسبب استخدام حسابات رياضية معقدة مثل الجامع، الضارب والقاسم (adders, multipliers, and dividers) لحساب الإخراج.

إن استخدام العمليات الحسابية (الرياضيات) في الـ FPGA يؤدي إلى بطئ الأداء. الكثير من المصممين يفضلون التقنيات التي تقلل من اعتمادية التصميم على الحسابات الرياضية المعقدة، لكن مازالت تستخدم الحسابات الرياضية في الالتفاف الرياضي [9]، لذا تطبيق الالتفاف في هذا البحث هو هدف قابل للإنجاز.

### 4. تطبيق المرشح The 5/3 –tap Filters Implementation

#### (i) باعتماد الضارب Multiplier – based

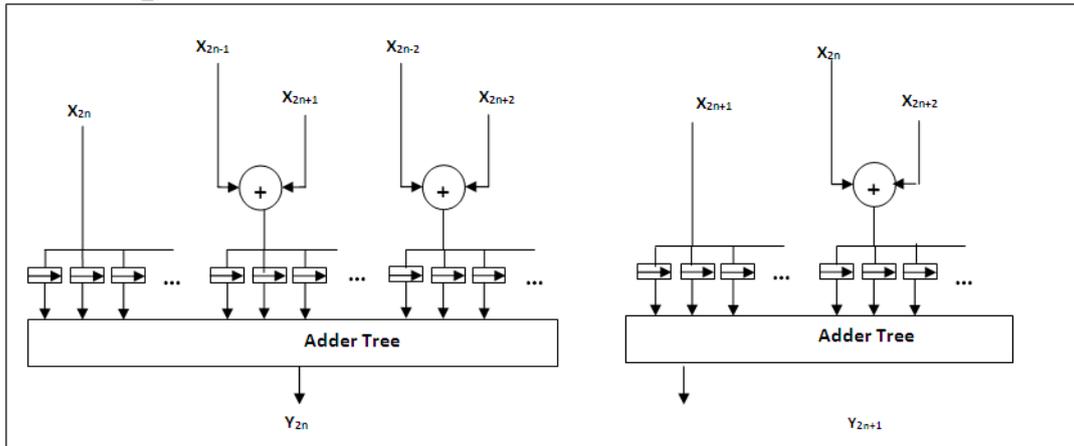
إن المعمارية لتطبيق المرشح باستخدام الضارب موضحة في الشكل (2) وهي معمارية بسيطة. في هذا التطبيق سيتم الحاجة إلى خمسة ضواريب (multipliers) وستة جوامع (adders).



الشكل (2). معمارية المرشحات بطريقة الالتفاف الرياضي باعتماد الضارب

### (ii) باعتماد الجامع Optimized, adder – based

يمكن تطبيق المرشح باستبدال الـ multipliers بعمليات الإزاحة والجمع، وهذا يؤدي إلى تطبيق مضغوط أكثر وأسرع مقارنةً مع التطبيق السابق الذي استخدم الضارب (multipliers). الرسم التخطيطي لمرشحي الإمرار الواطئ والعالي موضح في الشكل (3):

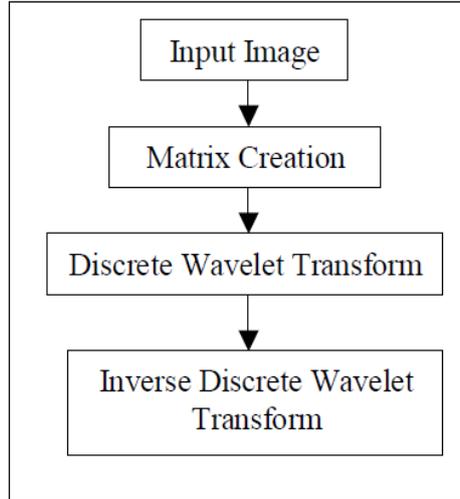


الشكل (3). معمارية المرشحات بطريقة الالتفاف الرياضي باعتماد الجامع

### 5. تطبيق خوارزمية تحويل المويجة

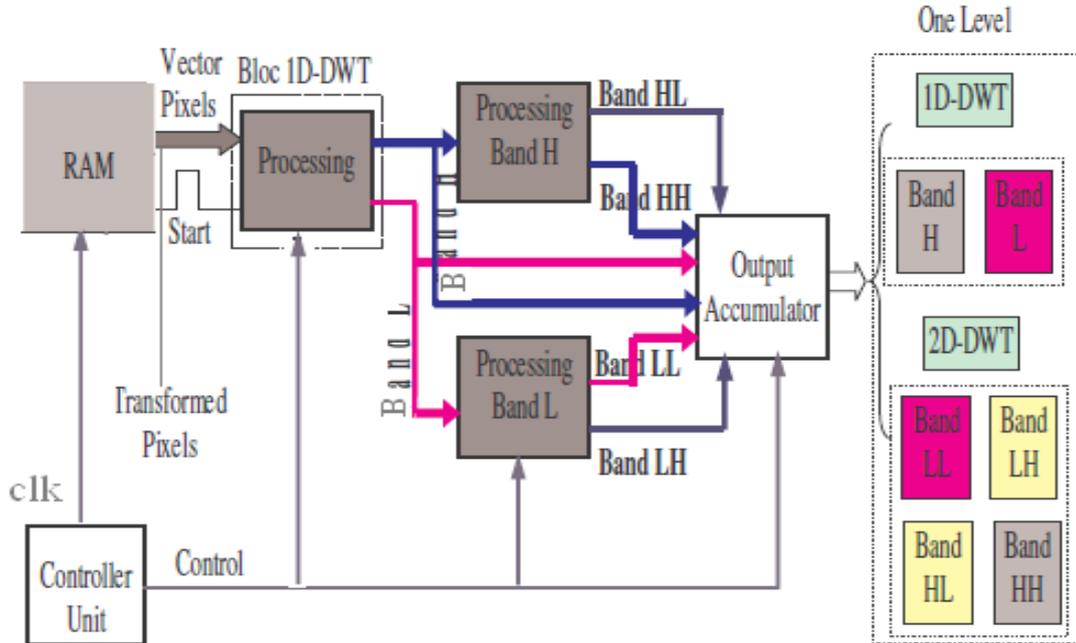
#### Implementation of DWT and IDWT algorithm

تم تطبيق الخوارزمية في ماتلاب باستخدام طريقة ضرب المصفوفات باستخدام مرشح db 5/3-tap biorthogonal، والشكل التالي (الشكل 4) يوضح خطوات تطبيق الخوارزمية في ماتلاب:

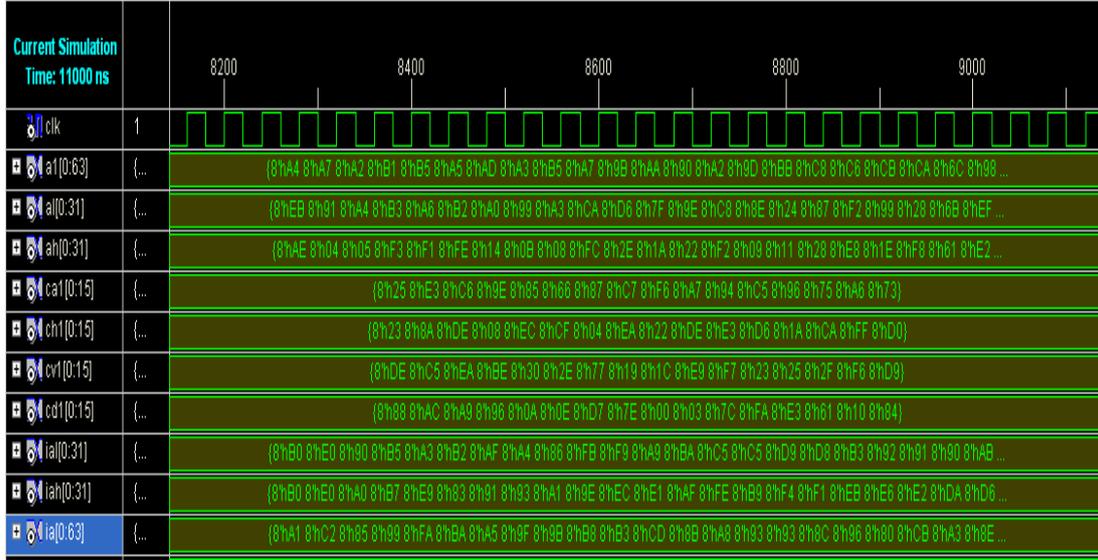


الشكل (4). خطوات تطبيق الخوارزمية في ماتلاب.

ثم تم بعدها تطبيق الخوارزمية باعتماد معمارية التحسين لتطبيق الانعكاس الرياضي لتحويلات الموجة باستخدام لغة وصف الكيان المادي VHDL إذ تم تحليل ومحاكاة (Simulation) البرنامج باستخدام برنامج ISE9.2i. الشكل (5) يوضح المعمارية لخوارزمية تحويل الموجة ذات بعدين لمستوى تحليل واحد للصورة، والشكل (6) يوضح نتائج Simulation التي تم الحصول عليها من تطبيق هذه المعمارية لمستوى واحد. إن خوارزمية تحويل الموجة ذات بعدين المطورة في VHDL تختلف في بعض السمات. والاختلاف الرئيسي عن الماتلاب هو أن VHDL لا يدعم الكثير من الدوال منها flip, mod, max, convolution والكثير. لذا لتطبيق الخوارزمية في VHDL سيتم الحاجة إلى المعادلات الخطية للـ DWT و IDWT.



الشكل (5). التصميم لمعمارية تحويل الموجة المنفصل في VHDL



الشكل (6). نتائج محاكاة (Simulation) لغة وصف الكيان المادي لخوارزمية تحويل الموجة المتقطعة ذات بعدين

## 6. الاستنتاجات Conclusions

تم في هذا البحث استخدام خوارزمية تحويل الموجة المنفصل وتطويرها واختبارها في ماتلاب. ثم تحديث الخوارزمية لتطبيقها في ISE9.2i باستخدام VHDL، وكانت نتائج تطبيق خوارزمية تحويل الموجة المتقطعة ذات بعدين باعتماد معمارية الجامع والإزاحة المقترحة في هذا البحث بدل عملية الضرب (اي معمارية الضارب) لتطبيق المرشح 5/3 موضحة في الجدول التالي، هذه النتائج توضح تطبيقات Xilinx FPGA لهذه المعمارية التي تتعامل مع عدد من الإطارات (frames) لكل وحدة زمنية بدون استخدام الضرب. كم أن من نتائج المحاكاة Simulation الموضحة سابقاً يمكن أن نستنتج أن الخوارزمية تعمل بشكل صحيح ، وان كود VHDL وُلد (synthesized) لتحقيق المعمارية إلى المستوى المطلوب والتي تكون جاهزة للتطبيق على الجهاز.

الجدول 1: نتائج تطبيقات FPGA للمعمارية المقترحة.

Number of Slices	1195	out of 4656	25%
Number of Slice Flip Flops	1202	out of 9312	12%
Number of 4 input LUTs	2223	out of 9312	23%
No. used as logic	<b>1787</b>		
No. used as Shift registers	<b>244</b>		
No. used as RAMs	<b>192</b>		
Number of bonded IOBs	15	out of 232	6%
Number of GCLKs	1	out of 24	4%

### المصادر

- [1] Kavish Seth, S.Srinivasan, "VLSI Implementation of 2-D DWT/IDWT Cores using 9/7-tap filter banks based on the Non-expansive Symmetric Extension Scheme", Department of Electrical Engineering, IEEE, 2002.
- [2] Gaurav Tewari, Santu Sardar, K. A. Babu, "High-Speed & Memory Efficient 2-D DWT on Xilinx Spartan3A DSP using scalable Polyphase Structure with DA for JPEG2000 Standard", IEEE, 2011.
- [3] Dhaha Dia, Medien Zeghid, Taoufik Saidani, Mohamed Atri, Belgacem Bouallegue, Mohsen Machhout and Rached Tourki, "Multi-level Discrete Wavelet Transform Architecture Design", Proceedings of the World Congress on Engineering, Vol. I, WCE 2009, July 1 - 3, London, U.K., 2009.
- [4] M. Martina and G. Masera, "Multiplierless, Folded 9/7-5/3 Wavelet VLSI Architecture", IEEE Transactions on Circuits and Systems- II: Express Briefs, vol.54 No. 9, September 2007.
- [5] X. Chengyi, T. Jinwen and L. Jian, "Low complexity reconfigurable architecture for the 5/3 and 9/7 discrete wavelet transform", Journal of Systems Engineering and Electronics vol. 17 No.2, pp. 303-308, 2006.
- [6] Guoan Yang & Huub Van de Wetering & Songjun Zhang, "Optimization Design of Biorthogonal Wavelet Filter Banks for Extending JPEG 2000 Standard Part-2", J Sign Process Syst (2012).
- [7] D. U. Shah<sup>1</sup>, C. H. Vithlani<sup>2</sup>, "Efficient Implementation of Discrete Wavelet Transforms Using FPGAS", International Journal of Advances in Engineering & Technology, Sept 2011.
- [8] Chu Yu and Sao-Jie Chen, "Design of an Efficient Vlsi Architecture for 2-D Discrete Wavelet Transforms", IEEE, November 30, 1999.
- [9] Anthony Edward Nelson, "Implementation of Image Processing Algorithms on FPGA Hardware", M.Sc. Thesis, Electrical Engineering of Vanderbilt University, May 2000.